

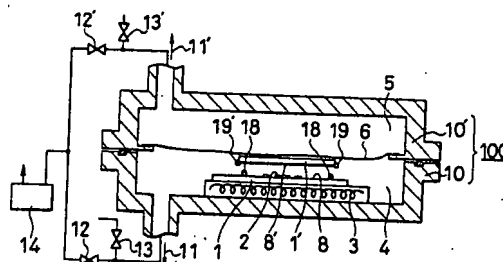
Top	Item	Previous	Next
-----	------	----------	------

Liquid crystal filling device

JP62054229

<ul style="list-style-type: none">• <u>Patent Assignee</u> SEMICONDUCTOR ENERGY LAB• <u>Inventor</u> KONUMA TOSHIMITSU; YAMAGUCHI TOSHIHARU; IMATO SHINJI; INUJIMA TAKASHI; KOYANAGI KAORU; MASE AKIRA; HAMATANI TOSHIJI; SAKAMA MIT- SUNORI; YAMAZAKI SHUNPEI• <u>International Patent Classification</u> G02F-001/13G02F-001/133G02F-001/1339 G02F-001/1341G09F-009/35• <u>US Patent Classification</u> ORIGINAL (O) : 349189000; CROSS- REFERENCE (X) : 349153000 359900000	<ul style="list-style-type: none">• <u>Publication Information</u> JP62054229 A 19870309 [JP62054229]• <u>Priority Details</u> 1985JP-0155835 19850715 1985JP-0155836 19850715 1985JP-0155837 19850715																								
<ul style="list-style-type: none">• <u>FamPat family</u> <table><tr><td>JP62054229</td><td>A</td><td>19870309</td><td>[JP62054229]</td></tr><tr><td>JP62054228</td><td>A</td><td>19870309</td><td>[JP62054228]</td></tr><tr><td>JP62054225</td><td>A</td><td>19870309</td><td>[JP62054225]</td></tr><tr><td>US4691995</td><td>A</td><td>19870908</td><td>[US4691995]</td></tr><tr><td>JP2535142</td><td>B2</td><td>19960918</td><td>[JP2535142]</td></tr><tr><td>JP2616761</td><td>B2</td><td>19970604</td><td>[JP2616761]</td></tr></table>		JP62054229	A	19870309	[JP62054229]	JP62054228	A	19870309	[JP62054228]	JP62054225	A	19870309	[JP62054225]	US4691995	A	19870908	[US4691995]	JP2535142	B2	19960918	[JP2535142]	JP2616761	B2	19970604	[JP2616761]
JP62054229	A	19870309	[JP62054229]																						
JP62054228	A	19870309	[JP62054228]																						
JP62054225	A	19870309	[JP62054225]																						
US4691995	A	19870908	[US4691995]																						
JP2535142	B2	19960918	[JP2535142]																						
JP2616761	B2	19970604	[JP2616761]																						

• **Abstract :**
(US4691995)
An improved liquid crystal filling device is shown. Prior to joining a substrate with another substrate between which the liquid crystal is to be charged, the liquid crystal is dropped on the substrate and then the other substrate is superimposed on the substrate under pressure. Sandwiched between the substrates, the liquid crystal spreads at high temperature.



© Questel Orbit

⑫ 公開特許公報(A)

昭62-54229

⑤ Int. Cl.⁴

識別記号

庁内整理番号

③ 公開 昭和62年(1987)3月9日

G 02 F 1/133

1 2 5

8205-2H

G 09 F 1/13

1 0 1

7448-2H

G 09 F 9/35

6810-5C

審査請求 未請求 発明の数 2 (全6頁)

④ 発明の名称 液晶表示装置の作製方法

② 特 願 昭60-155837

② 出 願 昭60(1985)7月15日

⑦ 発 明 者 山 崎 舜 平 東京都世田谷区北烏山7丁目21番21号 株式会社半導体エ
 ネルギー研究所内
 ⑦ 発 明 者 小 沼 利 光 東京都世田谷区北烏山7丁目21番21号 株式会社半導体エ
 ネルギー研究所内
 ⑦ 発 明 者 浜 谷 敏 次 東京都世田谷区北烏山7丁目21番21号 株式会社半導体エ
 ネルギー研究所内
 ⑦ 発 明 者 間 瀬 晃 東京都世田谷区北烏山7丁目21番21号 株式会社半導体エ
 ネルギー研究所内
 ⑦ 出 願 人 株式会社 半導体エネ ルギー研究所 厚木市長谷398番地

最終頁に続く

明 細 書

1. 発明の名称

液晶表示装置の作製方法

2. 特許請求の範囲

1. 電極を互いに有する一対の基板の被充填面を内側にして対向せしめ、前記被充填面間に液晶を充填した液晶表示装置の作製方法において、前記基板の被充填面間にスメクチック液晶を充填せしめると同時に、前記一対の基板の周辺部を封止せしめることを特徴とする液晶表示装置の作製方法。

2. 特許請求の範囲第1項において、封止は長方形または正方形の基板の少なくともコーナ部に対して行うことを特徴とする液晶表示装置の作製方法。

3. 電極を互いに有する一対の基板の被充填面を内側にして対向せしめ、前記被充填面間に液晶を充填した液晶表示装置の作製方法において、前記基板の被充填面間にスメクチック液晶を充填せしめると同時に、前記一対の長方

形または正方形の基板のコーナ部を封止せしめる工程と、該工程の後、長方形または正方形の基板の辺の部分に対し封止せしめることを特徴とする液晶表示装置の作製方法。

3. 発明の詳細な説明

「発明の利用分野」

この発明は、液晶表示装置の作製方法に関するものであって、スメクチック液晶（以下Sm液晶または液晶という）特に例えば強誘電性液晶（以下FLCという）を用いた表示パネルを設けることにより、マイクロコンピュータ、ワードプロセッサまたはテレビ等の表示部の薄膜化を図る液晶表示装置の作製方法に関するものである。

「従来の技術」

固体表示パネルは各絵素を独立に制御する方式が大面積用として有効である。このようなパネルとして、従来は、二周波液晶例えばツイステッド・ネマチック液晶（以下TN液晶という）を用い、横方向400素子また縦方向200素子とするA4判サイズの単純マトリックス構成にマルチプレキ

シング駆動方式を用いた表示装置が知られている。

しかし、かかるTN液晶を作製せんとした場合、このTN液晶の粘度が低いため、一対のガラス基板を5～10μの間隙をあけて対抗せしめ、この一対のガラス基板の周辺部に封止用シール剤をスペーサを混合して塗布し、お互いを密着させる。この時周辺のシール部の一部の封止をせず、開穴を残存して設けておく。この後この周辺が封止された一対の基板を真空容器内に保持し、全体を真空引きする。さらに、この後この開穴部分をTN液晶溶液中に浸し、この真空容器内を大気圧にすることにより、毛細管現象を利用して一対の基板間の5～10μの間の空隙に液晶を充填せんとするものであった。

「発明が解決しようとする問題点」

しかしかかる方法は、TN液晶の如き室温で低粘度の液晶を基板間に充填する場合には優れている。しかし、

- (1) 粘度の高いスメクチック液晶例えばSmC*層を用いるPLC に対してはきわめて作業がしづら

い。

- (2) セルの電極間の間隙を4μ以下好ましくは0.5～3μの狭い間隙を用いることを前提とするPLCを用いる場合、充填にきわめて時間がかかってしまう。
- (3) PLCを大面積例えばA4版に対し充填せんとする場合、8～10時間もの長時間高温例えば120℃で充填作業を必要とする。そのため、周辺部の封止が劣化しやすい。またこの封止材料が不純物として液晶内に混入しやすい。
- (4) 液晶の充填に伴いセルギャップを決めているスペーサ（通称貝柱）が一方に偏りやすい。
- (5) 充填の際有効に用いられない液晶材料が全体の90%近くになってしまい無駄が多い。
- 等の多くの欠点を有する。

本発明はかかる問題点を解くものである。

「問題を解決するための手段」

かかる問題を解決するため、本発明は、一対の基板に対し液晶を充填する前に一対の基板の周辺部をシールするのではなく、一方の基板の被充填

(3)

(4)

面上に液晶を設けた後、この液晶上に他方の基板の被充填面を密接せしめ、さらに一対の基板を所定の相互位置に配設せしめるものである。さらにこの工程と同時工程として、周辺部特に正方形または長方形の基板のコーナ部に封止用シールを行わしめるいわゆるラミネート（薄層にする、薄層にのばすの意）方式を用いることを基本とする。

加えて本発明においては、液晶材料としてスメクチック液晶、特に好ましくはスメクチックC相(SmC*)を呈する強誘電性液晶を用いる。即ちセルの間隔を4μmまたはそれ以下の一般には0.5～3μmとすることにより双安定状態を得ることができる。

即ち、かかる一方の基板の電極上の被充填面上の一点または複点に（等方性）液晶を滴下、散布またはコートする。さらに一方または他方の基板のコーナ部に封止用樹脂を微量滴下する。この後、他方の基板をこの上に配設する。

さらにこれらを真空引きをし、その前後において加熱し、その一対の基板を互いに加圧して、そ

(5)

れぞれの基板の内側に設けられた被充填面を4μ以下の間隙にして互いにPLCと密接せしめ、加えて周辺部の少なくとも一部を同時に封止せしめる。

さらにこの薄いPLCが充填されラミネートされた基板の温度を降下させ、SmAを得、さらに双安定なSmC*を得る。するとらせん構造をとくことができる。この後、常温に保存した後、周辺部の辺の部分に対しシール用のプラスチック封止剤による封止を行う。

かかる本発明方法においてはこのコーナ部で互いの基板の接触面積を多くでき、互いに固く固着させることができる。

また本発明でも残された問題点の使用温度範囲は、現在複数の異なったPLCを組合わせて（ブレンドして）0～50℃において使用が可能となっている。このため実用上はそれほど問題とならず、また階調に関してはカラーも8色までとするならば階調が不要であり、マイクロコンピュータ等のディスプレイとしては十分実用が可能であることが判明した。

(6)

「作用」

かくすることにより、

- (1) セルはスペーサを散布しその大きさにより最小の間隙を決定するため、形成されるPLCの間隙にばらつきがない。
- (2) 4 μ 以下の間隙(セル厚)の薄いセルであっても大面積(A4版相当)であっても短時間でラミネート作業を行うことができる。
- (3) 基板上に設けたPLCを100%有効利用することができる。
- (4) 粘度の高いPLCを用いても、そのラミネートおよび封止の作業に1時間以上を必要としない。
- (5) 一方の基板側にはアクティブ素子とそれに連結した電極を設けても、まったくアクティブ素子を用いないパッシブ構造と同一工程でPLCのラミネートができる。

さらに、これらの特徴により本発明の液晶のラミネート(2つの基板の間隙を少しづつ狭くし、その間に液晶を薄層化して介在させることを示す)

(7)

シャドウ処理(マスク)の形成、アクティブ素子の作製等を必要に応じて行うことは有効である。

また、基板は一般にはガラス基板例えばコーニング7059を使用する。しかし基板の一方または双方に可曲性の基板を用いることは有効である。そしてその可曲性基板として、化学強化がなされた0.3~0.6mm厚のガラス基板、またはポリイミド、PAN、PET等の透光性耐熱性有機樹脂基板を用いることは有効である。

この基板上の電極上には配向処理層(非対称配向処理層)が設けられ、その上面を被充填面とした。そしてこの面上に、PLC、例えばS8(オクチル・オキシ・ベンジリデン・アミノ・メチル・ブチル・ベンゾエイト)を設けた。これ以外でも、BOBAMBC等のPLCまたは複数のブレンドを施したPLCを充填し得る。例えばここではS8とB7とのブレンドした液晶を用いた。

さらにこの一対の基板の一方の被充填面上に液晶(2)を滴下させた。

さらに他方の被充填面を下側に配向させた複数

(9)

方法を用い、加えて非線型素子(NE)と強誘電性液晶(FLC)とを直列にして各画素を構成せしめる場合、A4版またはそれ以上の大面積のマトリックス化にそれぞれの画素間のクロストークを除去し駆動させることが初めて成就できた。

以下に実施例に従って本発明を説明する。

「実施例1」

第1図は本発明の液晶表示装置の作製工程を示す。

第1図(A)は2つの基板(1)、(1')を有する。この相対向する面(8)、(8')側にはそれぞれ電極を有している。またカラー表示をするには、その一方の側の電極と基板との間または電極と充填される液晶との間にカラーフィルタが設けられている。さらにこの電極の上面には公知の非対称配向処理がなされている。

これらの図面では、簡単にするため図示することを省略して単に基板として表記している。しかし一対の基板の相対向する側にこれらの電極、フィルタ、配向処理、ブラックマトリックス化する

(8)

の周辺部特にコーナ部にエポキシ系の封止の樹脂(19)、(19')を微量に滴下した。これは熱硬化性樹脂を用いた。

かかる液晶が設けられた一対の基板を第1図(B)に示すごとく真空容器(100)に封入した。この真空容器(100)は容器側(10)に第1の空間を有し、蓋側(10')に第2の空間(5)を有する。第1の空間(4)内にはヒータ(3)が設けられている。このヒータ(3)上に一方の基板(1)を配設し、この基板を室温~150℃内の所定の温度、例えば液晶の粘度が十分低くなる70~150℃例えば120℃に加熱制御させた。すると既に基板(1)上の被充填面に設けられた液晶(3)が加熱され被充填面に拡がる。この液晶を滴下して設ける前または後に所定の間隔をおいて基板上にスペーサを配設させた。このスペーサはまったく用いない方式をとってもよい。

さらにこの上方に対向する他方の基板(1')を1~10mm離間してまたははるかお互いを部分的に接せしめて配置させた。

(10)

この後、この第2の空間(5)を有する蓋側容器(10')をリングにより容器(10)側に合わせ込んだ。この第2の空間の下側には、第1の空間と第2の空間とがお互いに弾力性を有する層(以下簡単のためシリコンラバー(6)という)で遮蔽されている。そして第2の空間と第1の空間の圧力において、第1の空間の圧力が正圧の場合は下側を膨張し、逆の負圧の場合は上側に引っ張られるようになっている。このラバーは少なくとも150℃の温度に耐えることができる材料であれば、シリコンラバーにかぎらない。

これらをリングにより互いに合わせ込み、(11)、(11')より同時に真空引きをした。即ち、この2つの出口は、バルブ(12)、(12')を経て真空ポンプ(14)に連結されている。そしてこのバルブ(12)、(12')をとともに開、バルブ(13)、(13')をとともに閉として、第1および第2の空間(4)、(5)をとともに真空空間とした。

さらに第1図(C)に示す如く、この上面に離開している他方の基板を精密に配設した。

(11)

この時一方の液晶または他方の封止材が互いに混合したり、また所定の位置以上に他方により広がらないように、1~3μの繊維よりなるバリア(18)、(18')を配設しておくことが有効である。またこのバリアはコーナ部のみでなく周辺全領域にわたって設けてもよい。

さらにその一對の基板の電極側の間隙は4μ以下例えば2μの均一な厚さとすることができる。そしてこの厚さはスペーサが2μの大きさのものを予め配設しておくこと2μとなり、1μのスペーサを散布させておく時には1μとすることができる。

もちろんスペーサをまったく用いず、この圧力と加熱している温度とのみを精密に制御して所定の厚さにラミネートさせることも可能である。

その結果、液晶の余分のものは周辺部に移動する。しかしこの外周辺をシリコンラバーが覆っているため、またはバリア(18)、(18')が堤防の如くにブロッキングしているため、これが基板の一部の外側周辺より外側に液晶があふれることを実質

(13)

すると液晶(3)は上下の被充填面に互いに充填される。加えてコーナ部の封止材(19)、(19')が加熱されている基板側に接触し温度を上昇させる。そして引き続き、他方の第2の空間(5)を真空状態より第1の空間(4)に比べて正圧となるように徐々にバルブ(13')より大気または窒素をリークし大気圧にさせた。

すると第1図(C)に示す如く、シリコンラバー(6)は下側に膨張し、対向する他方の基板(1')を一方の基板(1)の側に押しつける。そして大気圧においては1kg/cm²の圧力を加えることができる。また窒素によりさらに加圧する場合は1気圧以上の2~5kg/cm²の圧力とすることも可能である。

かくして一對の基板の全表面に均一な圧力を加えることができ、この圧力により液晶は一点または複数点に点状に設けられていたが、横方向に基板(1)の表面にそって広がり、ラミネートされる。

加えて封止材もそのコーナ部で広がり、1~15mm²の面積にてそれぞれの基板を互いに密接せしめた。

(12)

的に防ぐことができる。またすべての外周辺より液晶があふれたり、また所望の領域全体を覆うことなく足りなくなったりすることは、初期の液晶の供給量を精密にすることにより防ぐことができる。

2つの基板のおたがいのX方向Y方向の重ね合わせは密着させる基板(1)、(1')及び液晶(3)が加熱されている低粘度状態の時に移動させ再配設させることができる。

この後、第1図(C)でヒータを徐々に室温に降下した。さらに第1の空間(5)をも大気圧とし真空容器(100)の蓋(10')を取り外した。一對の基板間に液晶をラミネートさせたセルを容器より取り出し第1図(D)を作る。

この図はコーナ部を示し、封止材が2つの基板の間にも介在し、それぞれを密着させている。

かくして第1図(D)に示す如く、2つの対向する基板(1)、(1')は液晶(3)を互いに実質的に重ね合わせた状態にする。

第1図(E)は周辺部の辺の部分にその後の工程

(14)

において外側より封止用シール剤(9)(一般にはプラスチック材料)を塗布し、お互いの基板を固着させる。

もちろん第1図(A)において、封止材(19)、(19')は正方形または長方形の基板のコーナ部のみではなく辺となる部分に対しても同時に滴下し、外周辺のすべてを液晶のラミネイトと同時に封止をさせてもよい。

かくして、本発明のスメクチック液晶の如く、高い粘度を有する液晶、特にPLCの基板間での充填ラミネイト方法を確立することができた。

「効果」

かくすることにより、A4版(20cm × 30cmの面積)1枚で使用する液晶は0.2ccで十分であり、3000円/gと金より高価な液晶をきわめて有効に用いることができる。

1回の液晶の充填作業を約1時間の短時間で行うことができる。

大面積になっても、作業時間は長くないという特徴を有する。

(15)

を設け、反射型とする場合は、その入射光側の電極を透光性とし、他方を反射型電極とする。そしてPLCのチルト角を約45度とすることにより、1枚のフィルタを入射光側の基板上に配設して実施することができる。

他方、2枚のフィルタを用いて透過型または反射型とする場合は、2枚の偏光板をそれぞれの基板の外側に配向させ、PLCのチルト角を約22.5度とすることにより成就させ得る。透光型においてはバックライトをEL(エレクトロ・ルミネッセンス)蛍光灯または自然光により照射し、透光する光の量を制御することによりディスプレイとすることができる。

カラー化する場合は他方の対向基板側(人間の目に見える側)の電極の上側または下側にカラーフィルタを設ければよい。

さらに本発明においては、基板上に非線型素子を配設し、その上方に電極を設けたものを基板として取扱い、アクティブ素子型とすることができる。かかる場合、この非線型素子としてMIM型等

(17)

即ち、従来より公知のTN液晶の充填作業においては、この液晶に応力が加わらないようにすることが主である。そのため、周辺部のシール剤はおたがいの基板に外部より加わり得る圧力が液晶それ自体に加わらないよう互いの力を支えている。

しかしスメクチック液晶では、この力が液晶それ自体に加わってもその粘度が大きく、差し支えないことを本発明人は見出した。そしてこの特性を利用することにより従来とはまったく異なる本発明の如き作製方法を可能にすることができた。

以上の本発明の液晶の充填方法において、被充填面を構成する配向処理層を非対称配向処理とし、一方をラビング処理をし、他方を非ラビング処理とする。この時、本発明の如くラミネイトした後、この基板をラビングを施した面にそって高温状態等で微動(1μ以上の1~10⁴μm)シフトさせ、ストレスを液晶に加え配向せしめることは有効である。

以上に述べた本発明の液晶表示装置において、この基板の一方または双方の基板の外側に偏光板

(16)

の複合ダイオード構造を有するSCLAD(空間電荷制限電流型アモルファス半導体装置)、絶縁ゲイト型電界効果半導体装置を用いることが可能である。

本発明の液晶表示装置において、ライトペンをういたフォトセンサをドット状に作ることににより表示とその読み取りとを行うことができる。

本発明の第1図の作製工程は100 × 100(カラーにおいては100 × 300)のマトリックス構成とした。

しかしこのドット数は640 × 400(カラーの場合は1920 × 400), 720 × 400 その他の構成をも有し得る。

5. 図面の簡単な説明

第1図は本発明の液晶表示装置の作製方法を示す。

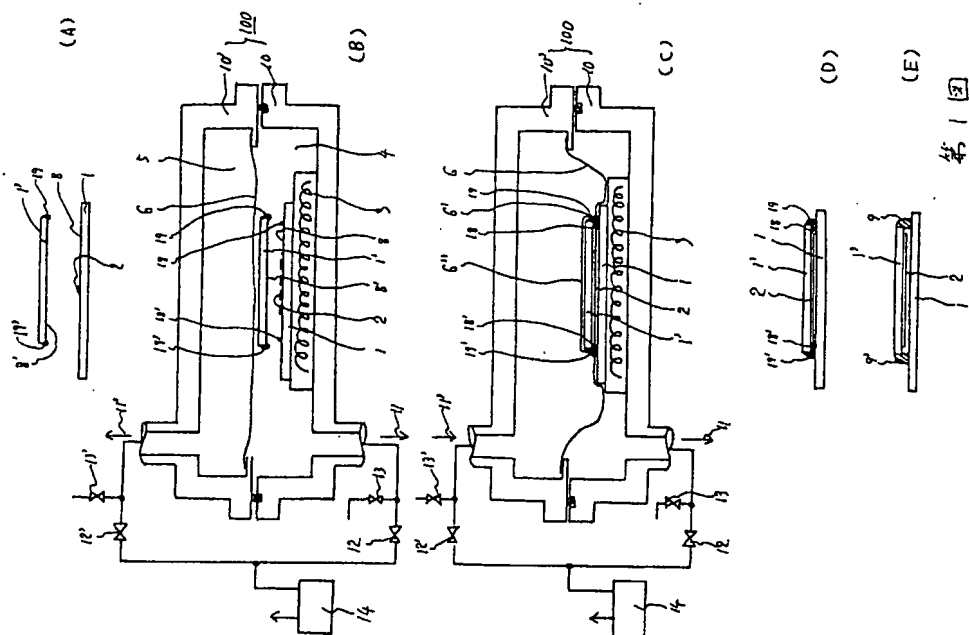
特許出願人

株式会社半導体エネルギー研究所

代表者 山崎舜平



(18)



第1頁の続き

⑬発明者	小柳	かおる	東京都世田谷区北烏山7丁目21番21号	株式会社半導体エネルギー研究所内
⑭発明者	今任	慎二	東京都世田谷区北烏山7丁目21番21号	株式会社半導体エネルギー研究所内
⑮発明者	山口	利治	東京都世田谷区北烏山7丁目21番21号	株式会社半導体エネルギー研究所内
⑯発明者	坂間	光範	東京都世田谷区北烏山7丁目21番21号	株式会社半導体エネルギー研究所内
⑰発明者	犬島	喬	東京都世田谷区北烏山7丁目21番21号	株式会社半導体エネルギー研究所内